

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06149174 A

(43) Date of publication of application: 27.05.94

(51) Int. Cl

G09G 3/20

G09G 3/36

(21) Application number: 04302533

(22) Date of filing: 12.11.92

(71) Applicant: FUJITSU LTD

(72) Inventor:
ITO TAKAHIDE
TANAKA KATSUNORI
OSHIRO MIKIO
SEKIDO SATORU

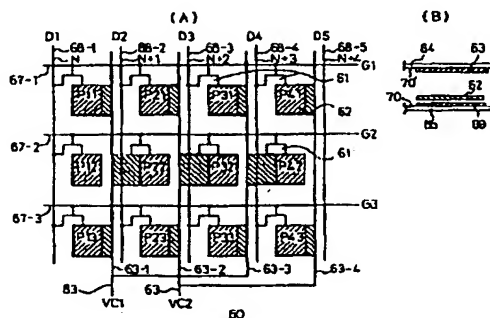
(54) LIQUID CRYSTAL DISPLAY DEVICE

(57) Abstract:

PURPOSE: To reduce power consumption by reducing a charging current and to reduce a flicker regardless of a display pattern by reducing the number of times of the polarization inversion of a drive voltage.

CONSTITUTION: A liquid crystal pannel 60 is provided with a switching element 61 having a data line 68, a gate line 67, a gate terminal connected with the gate line 67 and driven by the signal of the gate line 67 on an inner surface 70 in one side substrate 65 of two sheets of glass substrates 64, 65 opposing each other, and connecting one side terminal of the switching element 61 to each data line 68, and connecting each terminal of the other terminal of the switching element 61 to plural pieces of pixels 62, and arranging them in matrix, and arranging a common electrode 66, the device 60 is constituted so that the common electrode 63 is formed to be divided to plural groups, e.g. two sets, and the voltage is applied by operating a prescribed control means so that the polarity of the voltage applied to each group becomes inverse polarity each other.

COPYRIGHT: (C)1994,JPO&Japio



(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-149174

(43)公開日 平成6年(1994)5月27日

(51)Int.Cl.⁵

G 0 9 G 3/20
3/36

識別記号

J

庁内整理番号

7335-5G

7319-5G

F I

技術表示箇所

審査請求 未請求 請求項の数10(全 8 頁)

(21)出願番号

特願平4-302533

(22)出願日

平成4年(1992)11月12日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 伊藤 高英

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 田中 克憲

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 大城 幹夫

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 青木 朗 (外3名)

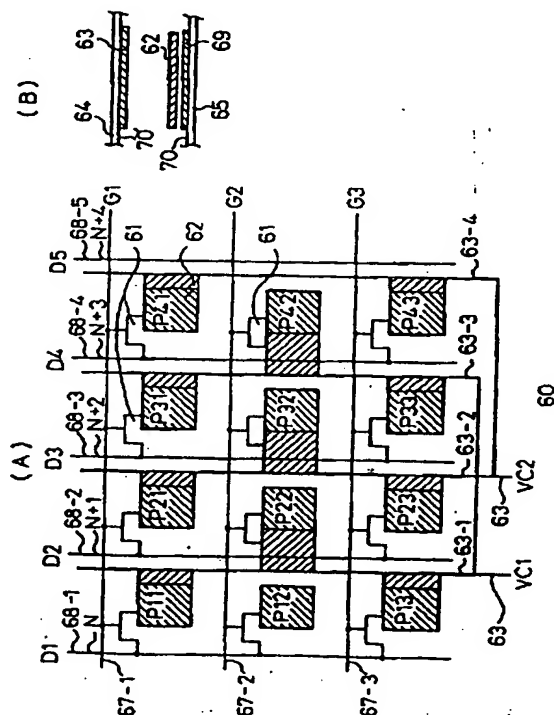
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 駆動電圧の極性反転回数を減らす事によって、充電電流を小さくすることにより消費電力を小さくし、更には表示パターンによらずにフリッカを小さくする事を目的とする。

【構成】 対向する2枚のガラス基板64、65の一方の基板65における内面70'に、データライン68、ゲートライン67、該ゲートライン67と接続されたゲート端子を有し且つ、当該ゲートライン67の信号により駆動されるスイッチング素子61が設けられると同時に、スイッチング素子61の一方の端子を前記データライン68のそれぞれに接続すると共に該スイッチング素子61の他方の端子のそれぞれを、複数の画素62に接続させ、マトリックス状に配置するとともに、コモン電極63を配置した液晶パネル60に於いて、該共通電極63を複数の群、例えば2組、に分割して形成し、各群に印加される電圧の極性が互いに反対の極性となる様に所定の制御手段を動作させて電圧を印加する様に構成されている液晶パネル。



【特許請求の範囲】

【請求項1】 対向して配置されている2枚のガラス基板の一方の基板における対向内面に、データライン、ゲートライン、該ゲートラインと接続され、当該ゲートラインの信号により駆動するスイッチング素子と該スイッチング素子に接続されている複数の画素とをマトリックス状に配置するとともに、他方のガラス基板の該対向内面に共通の電極を配置した液晶パネルに於いて、該共通電極を複数の群に分割して形成し、各群に印加される電圧の極性が互いに反対の極性となる様に印加する様に構成されている液晶パネルを有する事を特徴とする液晶表示装置。

【請求項2】 当該共通電極は、それぞれが所定の数の画素を駆動しえる様に分割せしめられて配置されている事を特徴とする請求項1記載の液晶表示装置。

【請求項3】 当該共通電極は、該マトリックスに配置されている画素群の間にストライプ状に配置されている事を特徴とする請求項2記載の液晶表示装置。

【請求項4】 隣接するそれぞれのストライプからなる共通電極は、印加される電圧の極性が互いに逆になる様に構成されている事を特徴とする請求項3記載の液晶表示装置。

【請求項5】 該データライン方向に配列されている複数の画素群は、交互に、一方の側に配列されている共通電極と接続される様に構成されている事を特徴とする請求項3乃至4記載の液晶表示装置。

【請求項6】 当該各共通電極のそれぞれには、その両側でかつデータライン方向に配置されている各画素が、ゲートライン毎に交互に接続され、千鳥状の接合形態を構成している事を特徴とする請求項5記載の液晶表示装置。

【請求項7】 当該データラインの極性を1ラインおきに反転させるものである事を特徴とする請求項1乃至6記載の液晶表示装置。

【請求項8】 当該データラインを1ゲートおきに隣接する他のデータライン画素と接続させる様に屈曲配置した事を特徴とする請求項7記載の液晶表示装置。

【請求項9】 請求項1乃至7に記載された液晶パネルと該液晶パネルを駆動するドライバ回路を備えた液晶表示装置に於いて、NラインのデータラインとN+1のデータラインの駆動電圧の極性を逆にし、ライン反転を行い、2つの共通電極には、それぞれ逆極性の駆動電圧を印加すると同時に、係る各極性をフレーム毎に反転させる様に構成されている事を特徴とする液晶表示装置。

【請求項10】 請求項8に記載された液晶パネルと該液晶パネルを駆動するドライバ回路を備えた液晶表示装置に於いて、NラインのデータラインとN+1のデータラインの駆動電圧の極性を逆にし、フレーム毎に反転を行い、2つの共通電極には、それぞれ逆極性の駆動電圧を印加すると同時に、係る各極性をフレーム毎に反転さ

せる様に構成されている事を特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、スイッチング素子を配置した液晶パネルの構成と、その駆動手段に関するものである。

【0002】

【従来の技術】 近年、パーソナルコンピュータ等の低電力化の要求に伴い、これに使用される各部品にも低電力化が求められている。表示装置に使用される液晶表示装置は元々低消費電力ではあるが、装置の小型化、長時間動作の改善を行うため、更に消費電力を小さくする必要がある。

【0003】 処で、従来に於ける液晶表示装置100の概略構成を図8に示すが、液晶パネル60、制御回路10、ゲートドライバ回路20、コモン波形作成回路30及びデータドライバ回路40とで構成されたものである。該回路に於いて、該制御回路10からは、クロック信号或いはラッチ信号が各データと同時に、当該ドライバ回路40に供給される。

【0004】 更に、該制御回路10から該ゲートドライバ回路20には、例えばスキャン信号が供給され、それに基づいて、該ゲートドライバ回路20から、該液晶パネル60にゲート信号G1、G2・・・が供給される。一方、該上データドライバ回路40から該液晶パネル60に対し所定のデータD1からDnが、該液晶パネル60に対しそれぞれ供給されるものである。

【0005】 又、該コモン波形作成回路30から当該液晶パネル60に対して共通電極信号VCOMが供給されるものである。処で、係る構成を有する従来の液晶表示装置に於いては、使用されている液晶パネル60は、スイッチング素子61と画素部62とがそれぞれマトリックス状に配列されたものであり、その詳細は図6に示す様に、2枚の例えばガラス基板64、65から構成されている当該液晶パネル60の一方のガラス基板64の内面に共通電極（コモン電極）63が均一に配置形成されており、一方のガラス基板65の内面には、他方の電極69の上部に画素部62が配置され、更に当該画素部62と接続されるスイッチング素子61が設けられている。

【0006】 該スイッチング素子61は、ゲートライン67（G1、G2）とそのゲート端子が接続されており又他方の端子部は、データライン68（D1～D4）と接続されている。又、係る従来に於ける液晶表示装置の駆動方法を図7のタイミングチャートに従って説明すると、従来に於ける駆動方法は、共通電極（VCOM）は画素電極と対向したガラス面に前面に配置された透明電極でに供給される電圧（コモン電圧）である。

【0007】 従来に於いては、かかるコモン電圧とデータ電圧（D1、D2）は1水平ライン期間で電圧の極性

を反転させる必要があった。係るコモン電圧とデータ電圧の極性を反転させるのは、当該液晶パネル60内におけるスイッチング素子61の寄生容量、或いはデータラインに於ける布線容量に起因する画素電圧の変動をなくし、フリッカ現象の発生を抑制するために必要とされている。

【0008】

【発明が解決しようとする課題】係る従来における、液晶表示装置に於いては、上記した様にコモン電圧とデータ電圧の極性を頻繁に反転させる為に、交流を使用する必要があり、又、その為に容量性負荷である当該液晶パネルが充放電する事になるが、係る充放電は、周波数の大きさに比例するので、周波数が大きくなる程、又電圧の極性が反転する時に充放電電流が流れ、電力が消費される事になる。

【0009】又、上記した様に、データラインにも布線容量が存在する為、電圧の極性が反転する時でも充放電電流が流れ、電力消費がなされることになる。又、画素電圧の極性が縦方向では、反転されているが、横方向には同一の極性となっているので、表示パターンによっては、フリッカが発生する事が有った。本発明の目的は、係る従来技術に於ける問題を解決し、駆動電圧の極性反転回数を減らす事によって、充放電電流を小さくすることにより消費電力を小さくし、更には表示パターンによらずにフリッカを小さくする事を目的とするものである。

【0010】

【課題を解決するための手段】本発明は上記した目的を達成するため、以下に記載されたような技術構成を採用するものである。即ち、対向して配置されている2枚のガラス基板の一方の基板における対向内面に、データライン、ゲートライン、該ゲートラインと接続され、当該ゲートラインの信号により駆動するスイッチング素子と該スイッチング素子に接続されている複数の画素とをマトリックス状に配置するとともに、他方のガラス基板の該対向内面に共通の電極を配置した液晶パネルに於いて、該共通電極を複数の群に分割して形成し、各群に印加される電圧の極性が互いに反対の極性となる様に印加する様に構成されている液晶パネルを有する液晶表示装置である。

【0011】

【作用】本発明に係る該液晶表示装置に於いては、上記した従来に於ける該液晶表示装置に於ける液晶パネルの駆動し際して、ゲートライン毎に共通電極の電圧の極性を反転させる代わりに、当該液晶パネルの構造を改良する事によって、共通電極の印加電圧の極性をフレーム毎に反転させる様に構成する事によって、該液晶パネルに於ける充放電の周期を大幅に低減させる事が可能となったので、該液晶表示装置に使用される消費電力の量を大幅に低下させる事が可能となる。

【0012】

【実施例】以下に、本発明に係る液晶表示装置の具体例を図面を参照しながら詳細に説明する。図1は、本発明に係る液晶表示装置100に使用される液晶パネル60の構成例を示す平面図である。

【0013】つまり、図1A及び図1Bに示される当該液晶表示装置100の液晶パネル60の構成は、対向して配置されている2枚のガラス基板64、65の一方の基板65における、両基板が互いに対向しあっている内面70'に、データライン68(D1、D2、D3、D4)、ゲートライン67(G1、G2、G3)、該ゲートライン67と接続されたゲート端子を有し且つ、当該ゲートライン67の信号により駆動される例えばトランジスタ等から構成されたスイッチング素子61が設けられると同時に、当該スイッチング素子61の一方の端子を前記したデータライン68のそれぞれに接続すると共に当該スイッチング素子61の他方の端子のそれぞれを、複数の画素62に接続させ、当該スイッチング素子61と該画素62とをマトリックス状に配置するとともに、他方のガラス基板64の該対向内面70に共通の電極、つまりコモン電極63を配置した液晶パネル60に於いて、該共通電極63を複数の群、例えば2組、に分割して形成し、各群に印加される電圧の極性が互いに反対の極性となる様に所定の制御手段を動作させて電圧を印加する様に構成されている液晶パネルが示されている。

【0014】本発明に於ける該液晶パネル60に於ける当該共通電極63は、図1Aから理解される様に、例えばVC1とVC2で示される様に、2つの配線群に組分けされているもので有って、それぞれが所定の数の画素群62を個別の電圧で駆動しえる様になっているものである。然かも、従来に於ける液晶表示装置100の液晶パネル60に設けられていた共通電極63は、当該液晶パネル60全体で一体的且つ平面的に形成されていたのに対し、本発明に於いては、図1Aに示す様に、例えば当該共通電極63は、該マトリックスに配置されている画素群62の間に所定のパターンに従って配置されている帯状、細線状、長尺状等のストライプの形状を有しているものである。

【0015】本発明に於ける当該複数のストライプ状電極63は、例えば、該液晶パネル60に於けるデータライン68のそれぞれに平行に且つ該ゲートライン67のそれぞれと直角となる様に配置したもので有っても良く、又、平行に配列された複数の該共通電極ストライプ63-1、63-2、63-3、63-4等の内、一つ置きに共通電極群、即ち共通電極ストライプ63-1、63-3からなる第1のグループと、共通電極ストライプ63-2、63-4からなる第2のグループとに分割して、それぞれのグループに互いに異なる電極を有する電圧を印加する様にするものである。

【0016】即ち、図1Aに於ける上記第1のグループをVC1とし、又上記第2のグループをVC2として、例えば第1のグループ、VC1に+の電圧を印加する場合には、第2のグループVC2には-の電圧を印加するものである。つまり、本発明に係る該液晶パネル60に於いては、当該マトリクス状に配置された画素62間に互いに平行に配列されている複数のストライ状の共通電極63は、一本交互に印加される電圧の極性が異なる様に構成されることになる。

【0017】一方、本発明に於ける該液晶パネル60に於いて、該データライン方向に沿って配列されている複数の画素群62は、交互に、当該画素列の両側に配列されている2つの共通電極に於ける一方の側に配列されている共通電極63と接続される様に構成されているものである。具体的には、図1Aで説明すると、例えば共通電極63-1には、ゲートライン67の配列順に画素P11、P22、P13が交互に千鳥状に接続されており、又共通電極63-2には、ゲートライン67の配列順に画素P21、P32、P23がそれぞれ交互に且つ千鳥状に接続されているものである。

【0018】更に本発明においては、当該データラインの極性を1ラインおきに反転させる事が好ましい。つまり、本発明に於いては、該液晶パネル60に配置されているマトリクス状の画素群62のそれぞれは、どれを取って見てもその上下又は左右に配列されている隣接した他の画素とは駆動電圧の極性が異なる様に構成されるので、フリッカの発生が完全に防止されるという効果を有すると共に、少なくとも、共通電極の電圧の極性を1フレーム毎に変化させるだけで、良くなるので、低周波駆動が可能となるので、消費電力を大幅に低減させる事が可能となる。

【0019】図1に付いて更に詳しく説明すると、図1中P11~P43はそれぞれ画素電極62を示しており、1つの画素62には1つのスイッチング素子61が配置されている。一方、D1~D5は、データラインであり、表示データに応じた電圧が供給されている。

【0020】又、G1~G3は、ゲートラインであり、表示ラインの選択電圧をスイッチング素子61の各ゲート端子に供給する。更に、VC1、VC2はそれぞれ共通電極端子である。つまり、共通電極VC1は、各画素P11、P22、P13と接続され、更に、1データラインをとばした画素P31、P42、P33と接続される、同様に、共通電極VC2は、各画素P21、P32、P23、P41、P43と接続される。

【0021】つまり、本発明に於ける基本的態様としては、上記した様に、共通電極を複数の群に分割し、それぞれの共通電極群に供給される電圧の極性を互いに異ならせる様にすること、各共通電極のそれぞれにデータライン方向に配列されている画素列を構成するそれぞれの画素を交互に千鳥状に一本の共通電極に接続させるこ

と、更には各データラインの電圧極性を1ラインおきに反転させることが好ましい結果を生ずるものである。

【0022】図2は、図1に示された本発明に係る液晶表示装置100に於ける液晶パネル60を使用した場合のタイミングチャートを示したものであり、共通電極VC1、VC2の電圧波形は、1フレーム内では互いに逆の極性を有しており、その関係が1フレーム毎に反転する様に構成されている。又、本発明に於いては、上記した様に、データラインの電圧の極性も1ライン毎に反転させる必要があることから、データ信号D1~D5をD1、D3、D5のグループとD2、D4のグループとに分割し、両グループの電圧極性を互いに反転させて入力させる様に構成されている。

【0023】つまり、第1のグループのデータラインでは、D1、D3、D5を+の極性のデータとすると第2のグループのデータラインでは、D2、D4を-の極性のデータとするものである。即ち、データラインに於ける奇数ラインと偶数ラインとに逆極性のデータ電圧を印加して、この極性を1水平期間毎に反転させる様にすると共に、1フレーム目では、当該データの最初の極性が+極性で始まった場合には、2フレーム目では-極性で始まると言うように、設定する。

【0024】一方、共通電極63のそれぞれのグループに係る電圧VC1、VC2は、互いに逆極性の電圧となし、1フレーム毎にその極性を反転させる。図2中、波形P11、P12、P21、P22は図1に於ける各画素P11、P12、P21、P22にかかる駆動波形をそれぞれ示すもので有って、画素P11と画素P22が“H”レベルに設定され、一方画素P12と画素P21が“L”レベルに設定される事になり、従って、当該液晶パネル60におけるマトリクス内に於いては、共通電極の電圧の極性は各表示ライン、各列毎に極性が反転し、市松模様の配列形態をとる事になる。

【0025】本発明に係る液晶表示装置100の概略構成は、図9に示される様に、液晶パネル60、制御回路10、ゲートドライバ回路20、コモン波形形成回路30及び上データ（例えば偶数データ、第1のデータグループ）ドライバ回路40と下データ（例えば奇数データ、第2のデータグループ）ドライバ回路50とで構成されたものである。

【0026】該回路に於いて、該制御回路10からは、クロック信号或いはラッチ信号が各データと同時に、当該ドライバ回路40、50にそれぞれ供給される。更に、該制御回路10から該ゲートドライバ回路20には、例えばスキャン信号が供給され、それに基づいて、該ゲートドライバ回路20から、該液晶パネル60に1フレーム毎に極性を換えるゲート信号G1、G2...が供給される。

【0027】一方、該上データドライバ回路40から該液晶パネル60に対し所定の極性を持ったデータD1が、

又該下データドライバ回路50から該液晶パネル60に対し該データD1の極性とは異なる極性を有する所定のデータD2がそれぞれ供給されるものである。又、該コモン波形作成回路30から当該液晶パネル60に対して互いに逆極性の電圧を有する2組の共通電極信号VC1とVC2とが供給されるものである。

【0028】図3は、本発明に係る液晶表示装置に使用される液晶パネル60で上記した構成を有する液晶パネルの例を示す平面図である。図3中、40、50は、図9に示した液晶表示装置100に於ける上データ（例えば偶数データ、）ドライバ回路40と下データ（例えば奇数データ）ドライバ回路50に対応するものであり、又20は図9のゲートドライバ20に対応するものである。

【0029】又、各画素部62の内で、共通電極VC1と接続されている画素部は斜線状にハッチングされ、又共通電極VC2と接続されている画素部は点状にハッチングされているので、本発明に於ける液晶パネル60の共通電極の配置形態が一目で理解出来る。次に、本発明に係る液晶表示装置100の他の具体例に付いて説明する。

【0030】図4は、本発明に係る当該液晶パネル60の他の構成を説明する平面図であり、係る液晶パネル60の特徴は、当該データラインを1ゲートおきに隣接する他のデータラインの画素と接続させる様に屈曲配置した構成を採用しているものである。つまり、図1に示す様に、データラインD1は、先ずゲートラインG1の制御を受ける画素P11のスイッチング素子と接続された後、隣の画素列に移動してゲートラインG2の制御を受ける画素P22のスイッチング素子と接続された後再び元の列に戻り、ゲートラインG3の制御を受ける画素P13のスイッチング素子と接続されると言う構成となっている。

【0031】係る構成は、データラインD2～D5に付いても同様である。尚、当該具体例に於ける共通電極63の構成は、図1の構成と同様である。本発明の液晶パネルの構成は、該画素群が互いに千鳥状に当該共通電極のそれぞれに接続されていると共に、データラインと共通電極のストライプ状線とが並行に成っていたのに対し、本具体例においては、更に当該データラインを、当該共通電極に対して屈曲させ、或るデータラインが、隣接する他のデータラインに沿って配列されている他の画素列の一部と接続して又元の位置に戻ると言ういわばジグザグ状の配列構成をとるものである。

【0032】即ち、本具体例においては、2種のグループに分割された各共通電極の電圧の極性をフレーム毎に反転させる事を可能とする他に、データラインに供給される各データの電圧の極性もフレーム毎に反転させる事が可能となり、上記と同様の理由から、当該液晶表示装置に於いて消費される電力を著しく低減させる事が可能

となる。

【0033】又、本発明に於いては、上記した様な液晶パネル60と該液晶パネル60を駆動するドライバ回路20、40、50を備えた液晶表示装置100に於いて、NラインのデータラインとN+1のデータラインの駆動電圧の極性を逆にし、ライン反転を行い、更に2つの共通電極には、それぞれ逆極性の駆動電圧を印加すると同時に、係る各極性をフレーム毎に反転させる様に構成されているものである。

【0034】更に、本発明に於ける他の具体例としては、前記に説明した液晶パネル60と該液晶パネル60を駆動する各ドライバ回路を備えた液晶表示装置100に於いて、NラインのデータラインとN+1のデータラインの駆動電圧の極性を逆にし、フレーム毎に反転を行い、更に2つの共通電極には、それぞれ逆極性の駆動電圧を印加すると同時に、係る各極性をフレーム毎に反転させる様に構成されているものである。

【0035】

【発明の効果】以上説明した様に、本発明に於いては、従来の方式に於いては、共通電極駆動をライン反転を行わせて極性の反転を行っていたのに対し、フレーム反転で駆動させる事によって、共通電極の電圧極性の反転時に生じる充放電電流を小さくする事が可能となる為、液晶表示装置の低消費電力化が実現出来る。

【0036】又、本発明に於いては、フリッカの発生も、表示パターンによらずに無くす事が出来、それによって画面、画像の表示品質の向上に大いに寄与することが出来る。更に、本発明に於いては、データラインの接続を変更する事によりデータ電圧の極性もフレーム毎の反転で済む事になるので、更に低消費電力化を達成する事が出来る。

【図面の簡単な説明】

【図1】図1Aは、本発明に係る液晶表示装置に使用される液晶パネルの構成例を説明する平面図であり、図1Bは、その一部断面図である。

【図2】図2は、図1に示された液晶パネルに於ける各部の動作を示すタイミングチャートである。

【図3】図3は、本発明に於ける液晶表示装置に使用される液晶パネルの一例を示す平面図である。

【図4】図4は、本発明に於ける液晶表示装置に使用される液晶パネルの他の構成を示す平面図である。

【図5】図5は、図4に示された液晶パネルに於ける各部の動作を示すタイミングチャートである。

【図6】図6Aは、従来における液晶表示装置に使用されている液晶パネルの構成例を示す平面図であり、図6Bは、その一部断面図である。

【図7】図7は、図6に示す従来の液晶パネルの各部の動作を説明するタイミングチャートである。

【図8】図8は、従来の液晶表示装置の概略の構成を説明する図である。

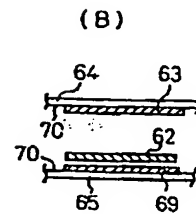
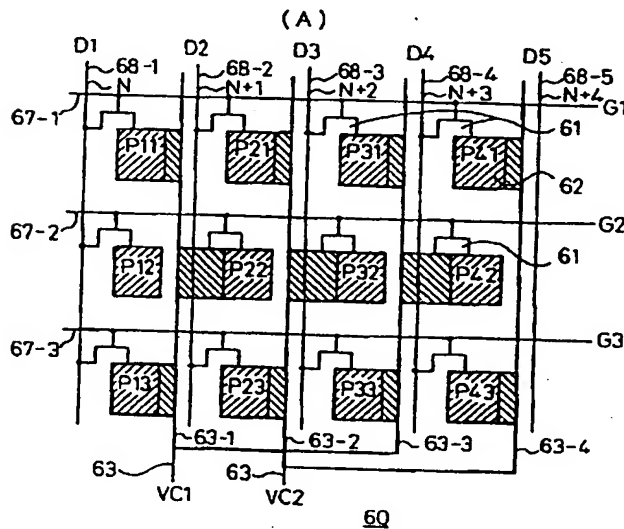
【図9】図9は、本発明に於ける液晶表示装置の構成の概略を説明する図である。

【符号の説明】

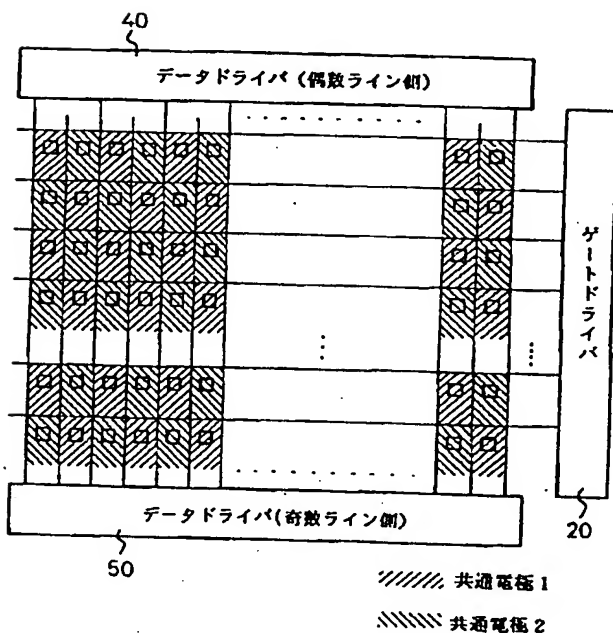
- 100…液晶表示装置
10…制御回路
20…ゲートドライバ回路
30…共通電極波形発生回路
40…データドライバ（上側データ、偶数データ）
50…下側データドライバ（奇数データ）

- 60…液晶パネル
61…スイッチング素子
62…画素
63…共通電極
64、65…ガラス基板
69…対向電極
67…ゲートライン
68…データライン
70、70'…ガラス基板の対向する内面部

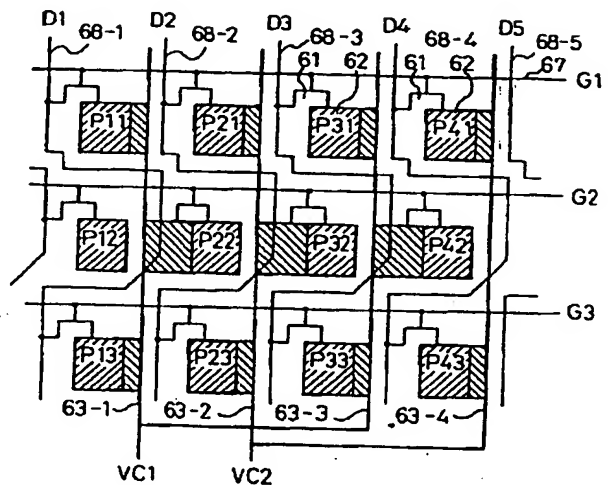
【図1】



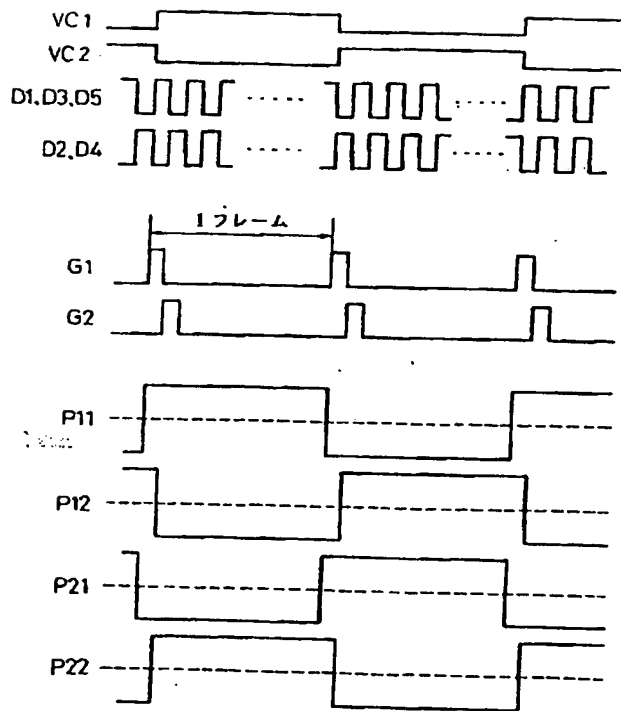
【図3】



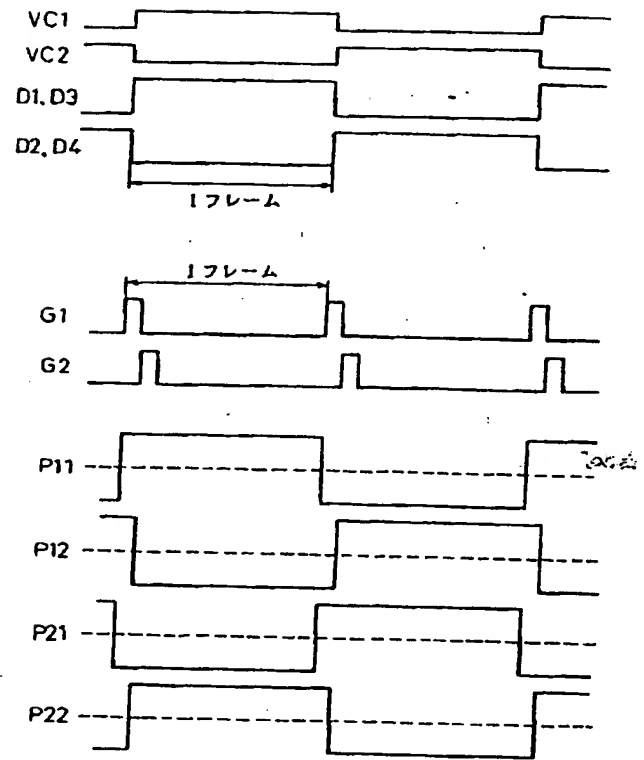
【図4】



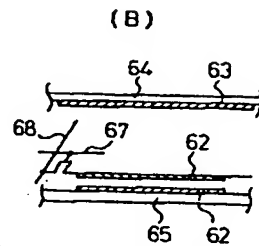
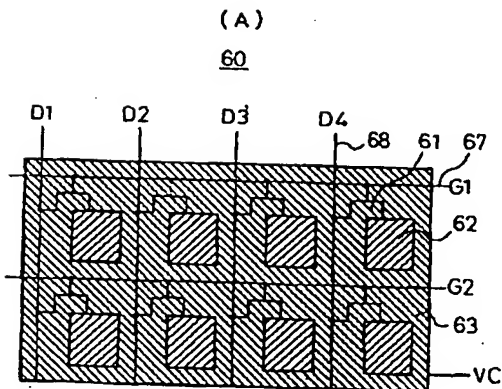
【図2】



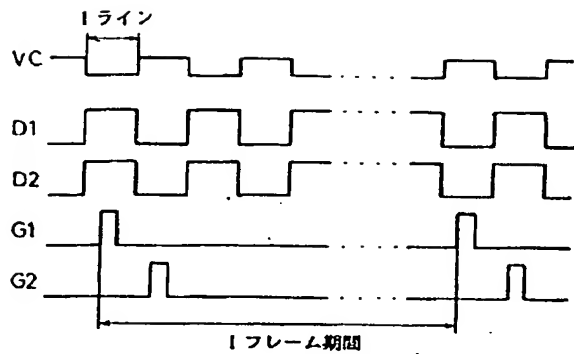
【図5】



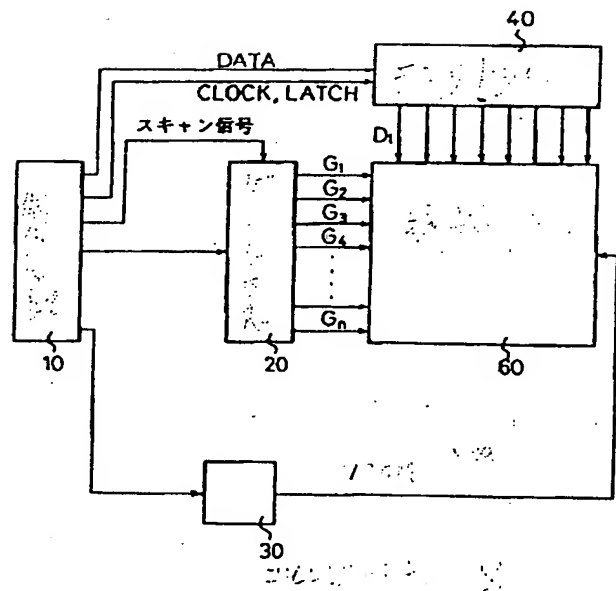
【図6】



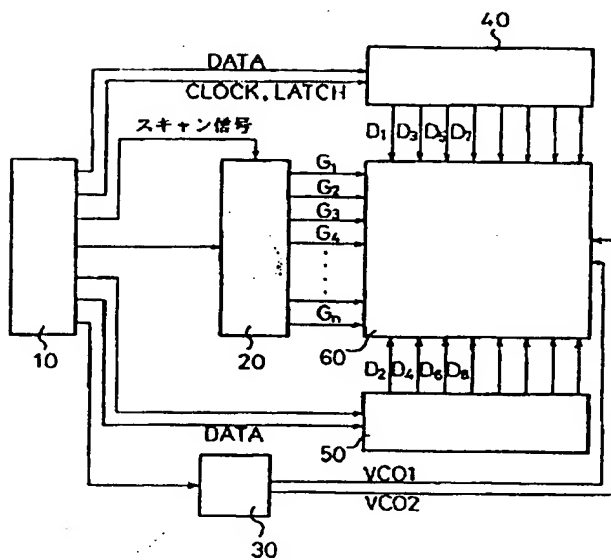
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 関戸 哲
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内